|  |  |  |
| --- | --- | --- |
| 3CM2 | **INSTUTUTO POLITECNICO NACIONAL** | ARQ. DE COMPUTADORAS |
| CUESTIONARIO DE EVALUACIÓN | ESCUELA SUPERIOR DE CÓMPUTO | SEGUNDO PERIODO PARCIAL |
| NOMBRE DEL ALUMNO: GUERRA VARGAS IRVING CRISTOBAL | | |
| FECHA: 17 DE MAYO DEL 2018 | | |

1.-Completa el siguiente enunciado: La aplicación principal que tiene el contador de programa es:

La principal aplicación es establecer una secuencia entre una instrucción y otra.

2.- Describe brevemente los parámetros utilizados en el modelo de jerarquía de memorias.

* Capacidad: Mientras más memoria haya disponible, más podrá ser utilizada.
* Velocidad: La velocidad óptima para la memoria es la velocidad a la que el [microprocesador](https://es.wikipedia.org/wiki/Microprocesador) puede trabajar.
* Coste por [bit](https://es.wikipedia.org/wiki/Bit): el coste de la memoria no debe ser excesivo, para que sea factible construir un equipo accesible.

3.- Escribe en forma breve y concisa tres características que definen el concepto de memoria virtual.

Paginación, conjunto de instrucciones e intercambio de memoria

3.- Describe brevemente dos características (su definición y sus usos) de una cola y el acrónimo con el que se le conoce.

También se le llama estructura [FIFO](https://es.wikipedia.org/wiki/FIFO) (del inglés First In First Out, Primero en Entrar-Primero en Salir), es una [estructura de datos](https://es.wikipedia.org/wiki/Estructura_de_datos) en la que el primer elemento en entrar es también el primero en salir.

4.- Las arquitecturas conocidas como Harvard y/o Von Neumann se refieren a:

A).- Un sistema múltiples núcleos.

D).- Sistema de registros del procesador.

E).- Puente norte y puente sur.

F).- Atributo de un sistema de memorias.

5.- Describe con claridad dos de los atributos (por su arquitectura y contenido) de una memoria de programa.

Capacidad de direccionamiento de la CPU, del número de E/S conectadas, que determina la longitud de la memoria imagen E/S y de la longitud de la memoria de usuario utilizada.

6.- Escribe falso (F) o verdadero (V) según sea el caso de cada uno se los enunciados siguientes. “El registro contador de programa”

A).- Es un registro de propósito general (F)

B).- Es un registro de estados (F)

C).- Es un buffer de datos (F)

D).- Establece la secuencia de ejecución de

instrucciones (V)

7.- Escribe falso (F) o verdadero (V) según sea el caso de cada uno se los enunciados siguientes. “El registro MDR”

A).- Es un registro de propósito general (F)

B).- Es un registro de estados (F)

C).- Es un buffer de datos (V)

D).- Establece la secuencia de ejecución de

instrucciones (F)

8.- El primer concepto asociado al de segmentación de una instrucción la considera, a ésta, dividida en las siguientes etapas: (describe a cada una de las etapas)

* Captar instrucción (Fetch Instruction, FI).- Leer la supuesta siguiente instrucción en el buffer de instrucción.
* Decodificar instrucción (Decode instrucction, DI).- Determinar el código de operación y los campos de operandos.
* Calcular operandos (Calculate Operands, CO).- Calcula la dirección efectiva de cada operando fuente. Para ello se usa alguno de los modos de direccionamientos vistos previamente.
* Captar operandos (Fetch Operands, FO).- Cargar en Buffer de ALU, los operandos.
* Ejecutar Instrucción (Execute Instrucction, EI).- Realizar la operación indicada y almacenar el resultado, si lo hay en la posición del operando destino. Escribir operando
* (Write Operand, WO).- Almacenar el resultado en memoria.

9.- Considerando que cada etapa de una instrucción es ejecutada mediante un módulo de hardware, describe en palabras el concepto de pipeline. Utiliza el diagrama si lo consideras necesario.

Consiste en ejecutar de manera “seudo-independiente” cada etapa de la instrucción. Implica ejecutar dos o más instrucciones en forma “seudo-paralela”, teniendo en cuenta que, en cada periodo de tiempo, este puede ser el ciclo de reloj, se ejecutan etapas distintas de las instrucciones en proceso. Reduciendo así, la ociosidad del procesador.

10.- Describe la definición del “registro de estado”, por sus atributos.

Son los registros de memoria en los que se deja constancia de algunas condiciones que se dieron en la última operación realizada y que podrán ser tenidas en cuenta en operaciones posteriores.

11.- Selecciona el enunciado que responde el siguiente concepto: super-segmentación.

I).- Replicar cada módulo de las etapas de una instrucción y de este modo lograr la capacidad de ejecutar múltiples instrucciones.

II).- Dividir una o más etapas de un instrucción en sub- etapas y aplicar pipeline.

III).- Ejecutar mediante una sola instrucción múltiples operaciones.

IV).- Ejecutar una sola operación mediante múltiples instrucciones.

12.- Selecciona el enunciado que responde el siguiente concepto: arquitectura super-escalar.

I).- Replicar cada módulo de las etapas de una instrucción y de este modo lograr la capacidad de ejecutar múltiples instrucciones.

II).- Dividir una o más etapas de un instrucción en sub- etapas y aplicar pipeline.

III).- Ejecutar mediante una sola instrucción múltiples operaciones.

IV).- Ejecutar una sola operación mediante múltiples instrucciones.

13.- Describe con claridad el concepto de paralelismo a nivel de instrucción

Consiste en replicar todos los módulos hardware de un bloque de segmentación en el procesador para poder procesar múltiples instrucciones segmentadas

14.- Describe los atributos asociados al registro acumulador.

Son almacenados temporalmente los resultados aritméticos y lógicos intermedios que serán tratados por la ALU

15.- Describe brevemente dos características de una pila: su definición y aplicaciones.

Es una [estructura de datos](https://es.wikipedia.org/wiki/Estructura_de_datos) de tipo [LIFO](https://es.wikipedia.org/wiki/LIFO) (del inglés Last In, First Out, último en entrar, primero en salir) que permite almacenar y recuperar datos,

Facilitan una búsqueda a nivel de instrucciones en los registros de la arquitectura de una computadora.

16.-Describe las características de los registros de propósito general.

Pueden guardar tanto datos como direcciones.

17.- Identifica la o las opciones que completen correctamente el siguiente enunciado: Paralelismo a nivel de instrucción tiene lugar en:

A).- Arquitectura escalar

B).- Arquitectura superescalar

C).- Supersegmentación

D).- Superpipeline

E).- Vectorial

18.- Completa el siguiente enunciado: En un FPGA una memoria ROM es implementada

mediante:

Los datos son cargados en el código del programa para que a través de un contador estos se vayan leyendo uno a uno.

19.- Completa el siguiente enunciado: En un FPGA una memoria RAM es implementada

mediante

Módulos que permiten escribir y leer estos datos para que puedan ser mostrados.

20.- Escribe la definición de programa

Conjunto de instrucciones que realizan una tarea determinada.

1.- NO SE PERMITE EL USO DE LA COMPUTADORA, NI DISPOSITIVOS MÓVILES.

2.- TIEMPO MÁXIMO PARA RESPONDER EL CUESTIONARIO 1.0 HORA.

3.- CADA REACTIVO TIENE UN VALOR DE 0.5, RELATIVO AL CUESTIONARIO.

4.- EL CUESTIONARIO TIENE UN PESO DE 30% EN **EL PERIODO.**